

26 Glossar und Abkürzungs-Liste

A

- ABB** deutsch-schwedisch-schweizerische High-Tech-Firmengruppe, hervorgegangen aus BBC und der schwedischen ASEA
- access time** Zugriffszeit (z.B. bei Speichern)
- ACM** Association for Computing Machinery
- Adjazenz-Liste** Datenstruktur für Graphen
- Adjazenz-Matrix** Datenstruktur für Graphen
- address** Adresse, Nummer einer Speicherzelle
- Ätz-Resist** fototechnisch aufgebrauchte per Maske definierte Ätz-resistente Schicht für *selectively remove* durch Ätzen
- Aktiv-Gebietdotiertes Geb.** (z.B. Source- oder Drain-Geb.v. MOSFETs, auch Leiterbahn)
- Aktiv-Matrix** Lichtventil (s. dort) mit je Bildpunkt integriertem TFT z. Verringerung der erforderlichen Ansteuerungs-Leistung
- AküFi** Abkürzungs-Fimmel
- ALAP** as late as possible
- ALERT** bekanntestes frühes High-Level-Synthese-System (IBM, 1969)
- allocation** Zuteilung
- allocated** (eine FU ist) zugeteilt
- ALU** arithmetic / logic unit
- AMLCD** Aktiv-Matrix-LCD (s. a. TFT)
- anisotrop** nicht isotrop (s. a. isotrop), anisotrope Flüssigkeiten haben Kristall-ähnliche optische Eigenschaften (s. Flüssig-Kristall)
- ANSI** American National Standards Institute
- ARPA** Advanced Research Projects Agency des DoD (US-Verteidigungs-Ministerium) - Agentur zur Forschungsförderung im militärischen und zivilen Bereich (Universitäten)
- ASAP** application-specific array processor
auch: as soon as possible
- ASIC** application-specific integrated circuit, Anwendungs-spezifische integrierte Schaltung 1) *mASIC* (Masken-programmierbar), 2) *rASIC* (elektrisch rekonfigurierbar).
- ASSAP** Application-specific SAP (s. d.)
- ATC** area-time complexity

B

- BAP** binary array processor
- BBC** Brown, Boveri & Cie, deutsch-schweizerische High-Tech-Firmengruppe, heute integriert in ABB (s. dort)
- BDD** binary decision diagram
- BiCMOS** bipolar und CMOS
- binär** (f. Digitaltechnik geeignetes) Zahlensystem zur Basis 2 (Ziffernwerte: 0 und 1)
- binary** s. binär
- BIT** (Bit), Binary digIT, 0 oder 1, kleinste Informations-Einheit der Digitaltechnik
- BMFT** Bundesminister(ium) for Forschung und Technologie (Bonn)
- break even point** Nullpunkt auf der Kurve des Gewinn in Abhängigkeit vom Preis: Preis, bei welchem weder Gewinn noch Verlust eintritt
- buffer** Puffer, schnelles Zwischen-Register oder Verstärker-/Wiederauffrischungs-Stufe
- bug** Fehler (v. engl.: Wanze oder Käfer)
- Bus Switching-Ebene:** Bit- od. Wort-Anschluß, mit mehreren Datenquellen (z.B. Bus-Treiber) verbunden; RT- und höhere Ebenen: gemeins. Daten-Kommunikations-Kanal für 2 u. mehr Sender Gegent.: Punkt-zu-Punkt-Verbindung)
- Bus-Steuerung** (verteilter oder konzentrierte) Anforderungs-Konflikte lösende Steuerung zur Vergabe eines Bus an anfordernde Sender
- Bus-Treiber** Schnittstellen-Schaltung zum Anschluß einer Datenquelle an einen Bus
- Byte** Wort aus 8 Bits

C

- CAD** Computer-Aided Design
- CAPE** Computer-Aided Process Engineering z. Methodik f. d. Single-Wafer-Fab (s. d.)
- CDFG** control / data flow graph
- CHDL** Computer HDL (s. u. HDL)
- centi** c, (Vorsilbe bei Einheiten) 10^{-2}
- Chip** saloppes Wort für integrierte Schaltung



CIF Caltech Intermediate Form, ein hierarchisches Quasi-Standard-Format zur Darstellung von geometrischem Layout
CIM Computer-integrated Manufacturing
CISC complex instruction set computer
CLB configurable logic block
CMOS complementary MOS logic
CMU Carnegie-Mellon-University
compute (be)rechne
Computer (Universal-)Rechner
constraints (einschränkende) Vorgaben
CPU central processing unit
CRT (Cathode Ray Tube) Bildröhre
CRT-Monitor Bildschirm-Sichtgerät mit Braunscher Bildröhre (bek. vom Fernsehen)
CSA carry save adder
cut Masken-Ebene: Kontaktloch zwischen erstem Metall und Diff oder Poly

D

DAG directed acyclic graph - ungerichteter azyklischer Graph
DARPA (früher ARPA) Defense Advanced Research Projects Agency, fördert auch Lehre und Forschung an den US-Universitäten in Verteidigungs-relevanten Technologien (s. a. MOSIS) - im Präsidentschafts-Wahlkampf Ende 1992 forderte Bill Clinton die Schaffung einer "zivilen DARPA" zur Erhaltung der industriellen Wettbewerbsfähigkeit der USA.
DCT discrete cosine transform
DCTL directly coupled transistor logic
DDG data dependency graph
debug berichtigen (Fehler beseitigen)
debugging die Phase der Entdeckung, Lokalisierung und Beseitigung von Fehlern in Programmen oder Designs
deposit engl.: auftragen
Design (der ~), Ergebnis des Entwurfsprozeß
dezi d. (Vorsilbe bei Einheiten) 10^{-1}
DFG Deutsche Forschungs-Gemeinschaft
DFG Datenfluß-Graph, data flow graph
DFT discrete fourier transform, diskrete Fourier-Transformation
DG dependence graph

Dichotomie Zweiteilung, bezüglich der Abstraktionsebenen zweigeteilte Darstellung des Entscheidungskreises: Datenpfad in der Funktionalebene, Steuerwerk abstrakt prozedural (Automatengraph oder -Tafel)
dichotomische Ebene Abstraktionsebene, in welcher der Datenpfad (z. B. eines Entscheidungskreises) in der Funktionalebene (nicht-prozedural) dargestellt wird und das Steuerwerk abstrakt (Automatengraph ...)

Diff Abk.: Masken-Ebene: Aktivgebiet
Diffusion Dotierung im Diffusions-Ofen
Dickoxid dicke Isolierschicht
die (Mehrz.: dice) engl.: Chip
DMA direct memory access
DIP dual-in-line package
DoD Department of Defense (US-Verteidigungs-Ministerium) - ein bekanntes Gebäude ist das Pentagon in Washington, DC
Dotierung Auftragung (genauer: Erzeugung) von Aktiv-Gebiet (Silizium wird leitfähig gemacht) durch Einbringung von Fremd-Atomen (z.B. durch Diffusion)
double-sided rigid PWB (DSR) #####
DRAM dynamic RAM, dynamisches RAM (siehe dort)
DSP digital signal processing (s. u. DSV)
DSR double-sided rigid PWB or PCB
DSV digitale Signal-Verarbeitung
DTL diode transistor logic
dual-in-line package (DIP) traditionelles längliches rechteckiges Gehäuse für integrierte Schaltungen m. je einer Reihe von Pins an gegenüberliegenden Breitseiten
Dünnoxid Gate/Kanal-Isolierung
dynamisches RAM (DRAM), Speicher-Chip mit flüchtiger Speicherung (volatile storage): gespeicherte Daten müssen regelmäßig wiederaufgefrischt werden; die Auffrischungsschaltung (refresh circuitry) befindet sich auf dem gleichen Chip; mit DRAMs ist eine höhere Speicherkapazität zu erreichen als mit SRAMs (siehe dort) - DRAMs sind von strategischer Bedeutung für die Computer-Industrie; Japanische Hersteller haben derzeit (1994) fast das Monopol

E

E-beam Elektronenstrahl-Maskengenerator



- ECL** emitter-coupled logic
ECN Engineering Change Notice (SWF)
EDA electronic design automation
EDIF Electronic Design Interchange
 Format, in Standardisierung befindliches
 Austausch-format für Design-Daten vieler
 Ebenen
EEPLD electrically erasable PLD
EEPROM electrically erasable PROM
EIAJ Electronic Industry Association of
 Japan
Entscheidungs-Kreis rückgekoppeltes
 digitales System gebildet aus Steuerwerk
 und Datenpfad (Datenwerk, gesteuertes
 Werk) - digitales Pendant zum (analogen)
 Regelkreis
EPLD (UV-) erasable PLD
EPROM (UV-) erasable PROM
etch *engl.*: Ätzen
- F**
- FA** full adder
FCP few chip packaging
femto f, (Vorsilbe bei Einheiten) 10^{-15}
FET Feld-Effekt-Transistor
FFT fast fourier transform (also see DFT)
FG flow graph
field- draußen beim Kunden (Anwender).
field-programmable strukturell Anwender-
 programmierbar: durch laden von Konfigu-
 rations-Kode elektrisch programmierbar.
field-programmable interconnect circuit
 Schaltung mit konfigurierbaren Verbin-
 dungen zwischen Eingängen und Ausgän-
 gen, z. B. d. Kreuzschienenverteiler o. a.
field-programmable logic circuit s. FPLC
FIFO first in first out buffer
FIR finite impulse response
Flüssig-Kristall anisotrope Flüssigkeit,
 entdeckt um 1880 d. O. Lehmann u. F. Rei-
 nitzer, Anw.: Licht-Ventil bei LCDs
Flüssig-Kristall-Bildschirm s. LCD
FNT Fermat number transform
Foto-Lithografie Fototechnik zur Übertra-
 gung von Layout-Geometrie auf den Chip
foto repeater s. *step-&repeat camera*
Foto-Resist Resist zur foto-mechanischen
 Auftragung von Prozeß-Resist
FPAD field-programmable address decoder
FPAL field-programmable AND logic
 oder: field-programmable array logic
FPGA (engl.: **field-programmable gate**
array) FPLCs mit einfachen CLBs.
FPIC 1) (engl.: **field-programmable**
interconnect circuit) IC ALS elektrisch
 konfigurierbares Verbindungsnetzwerk
 (Bei-spiel: Kreuzschienen-Verteiler); - 2)
 (engl.: **field-programmable IC**) s. FPLC.
FPID field-programmable interconnect
 device
FPL field-programmable logic
FPLA field-programmable logic array
FPLB field-programmable logic board
FPLC (**field-programmable logic circuit**)
 wichtigste Klassen: PLDs und FPGAs.
FPLD (engl.: **programmable logic device**)
 Klasse von PLCs mit PLA-ähnlichen kon-
 figurierbaren Funktionsblöcken.
FPLS field-programmable logic sequencer
FP-MCM fully programmable MCM
FPML field-programmable macro logic
FPP fine-pitch PCB
FSM finite state machine
FU functional unit, Funktions-Einheit
full custom circuit s. Vollkunden-Schaltung
fully programmable MCM (FP-MCM)
functional unit Hardware-Modul zur Be-
 rechnung einer Funktion oder Operation
furnace *engl.*: (z.B. Diffusions-) Ofen
- G**
- GaAs** Gallium-Arsenid (schnelle Technologie)
GAL generic array logic
Gate Array wichtige Klasse der *mASICs*.
GBit Giga-Bit (1 Milliarde Bits)
GByte Giga-Byte (1 Milliarde Bytes)
GCU global control unit
GCD greatest common divisor
GI Gesellschaft für Informatik
giga G, (Vorsilbe bei Einheiten) 10^9
GME Gesellschaft für Mikroelektronik
GRA globally recursive algorithm

H

- hand shake** Hardware-Synchronisation
Hardware-Beschreibungs-Sprache
 Hochsprache zur kompakten und präzisen Beschreibung von Hardware, z. B. zur Formulierung von Entwurfsproblemen; vergleichbar mit höheren Programmiersprachen auf der Software-Seite.
Harvard-Maschine Variante der von-Neumann-Maschine (siehe dort): getrennte Speicher für Programm und Daten - (abgemildert von-Neumann-Engpaß (s. d.))
HDI high density interconnection
HDL Hardware Description Language (s. Hardware-Beschreibungs-Sprache)
HIC hybrid (integrated) circuit
Hierarchy of Interpretive Modules (HIM)
High Tech Hochtechnologie, Sammelbegriff f. Schlüssel-Technologien und grundlegende Produkt- und Prozeß-Innovationen
HIM Hierarchy of Interpretive Modules
HLS High-Level-Synthese
Hochtechnologie s. High Tech

I

- IC** integrated circuit, integrierte Schaltung
ICCAD International Conference on CAD
IEEE Institute of Electrical and Electronics Engineers (Sitz: New York), sehr einflußreicher weltweit operierender US-amerikanischer Fachverband (Elektrotechnik / Informatik), mehr als 300.000 Mitglieder
IH (engl.: invented here) IH-Effekt, vgl. Kästen "ASICs nur für Hardware-Leute?" a. S. 79 und "Zähe dicke Bretter" a. S. 59
IIL integrated injection logic
I²L IIL
IIR infinite impulse response
Implantat durch Teilchenbeschleuniger dotierter Bereich für selbstleitende MOSFET
Informationstechnik (die Abgrenzung dieses Begriffes ist umstritten) ein Überschneidungsgebiet zwischen Elektrotechnik und Informatik; gegenseitiges Durchdringen von Datenverarbeitung und Kommunikationstechnik
Interkonnekt Verbindungs-Leitungen.
Interkonnekt-Programmierung Konfigu-

rierung von Interkonnekt.

- ISO** International Standards Organization
isotrop b. Flüssigkeiten: Eigensch. d. Gleichverteilung der Raumrichtung von Molekülen
ISPS Hardware-Sprache der CMU
ITG Informationstechnische Gesellschaft

J

- JEDEC** Joint Electron Device Engineering Council (Washington, DC)
JFET junction FET (Sperrschicht-FET)
JPEG Joint Picture Experts Group, Standardisierungs-Gremium für Darstellung und (De-)Kompression von Bild-Daten
Justage Ausrichtung einer Maske auf vorher aufgebrauchte Materialien

K

- K** control block (PMS notation)
Katalog-Schaltung s. Standard-Schaltung
kBit Kilo-Bit (Tausend Bits)
kByte Kilo-Byte (Tausend Bytes)
KGD known good die
kilo K, (Vorsilbe bei Einheiten) 10³
Kondratieff russischer Ökonom
Kondratieff-Welle ein ca. 50 Jahre dauernder wirtschaftlicher Wachstums-Zyklus
Kondratieff-Zyklen Einteilung der Neuzeit in 5 wirtschaftliche Wachstumszyklen zu je ca. 50 Jahren Dauer, ausgelöst durch Basistechniken, wie (1) Dampfmaschine, (2) Elektrotechnik, (3) Verbrennungsmotor, (4) Transistor, und (5) Informationstechnik
Konfigurierung Personifizierung (strukturelle Programmierung).
Konfiguration strukturelles Programm.
Konfigurations-File Konfigurations-Kode
Konfigurations-Kode zur Personalifizierung in FPLCs zu ladende Information.
Kontrolle (*control*) Synonym for Steuerung
Kontroll-Fluß Steuerungs-Fluß

L

- LAB** logic array block
large scale integration (1000 - 20 000 Transistoren oder Gatter)
Layout im Entwurfsprozeß entstehende



Geometrie-Daten für die Fertigung
LCA logic cell array
LCC leaded chip carriers
LCD (Liquid Crystal Display) Flachbildschirm mit Flüssig-Kristall-Technologie
leaded chip carriers (LCC) (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
LEPTA logic-expander product-term array
Licht-Ventil Platte oder Film mit Matrix elektrisch (oder sonstwie) adressierbarer Bildpunkte steuerbarer Durchsichtigkeit. [1], Anw.: LCDs, Schlieren-Optik etc.
LIFO last in first out buffer (stack)
Lithografie-Sequenz fototechnische Sequenz vom Datenträger über Masken o. ä. bis zum Auftrag des Prozeß-Resist
load laden (Register, Speicher...)
loop (Programm-)Schleife
LSB least significant bit
LSI large scale integration (1000 - 20 000 Transistoren oder Gatter)
LSW least significant word
LUT look-up table (Funktions-Tabelle)

M

MAC multiply / accumulate
Management by Objectives
Management by Potatoes
Map-oriented Machine (Kaiserslautern) eine Xputer-Architektur [3] [4]
Map-oriented Programming Language (Kaiserslautern) Daten-prozedurale Programmiersprache [5]
Maschinen-Kode direkt ausführbarer sequentieller Programm-Kode f. Computer.
mASIC (engl.: mask-programmable **ASIC**) siehe Masken-Programmierung.
Maske (mask) Schablone (auf Glasplatte) zur Übertragung der Geometrie eines bestimmten Materials (z. B. Poly) auf die Lithografie-Sequenz - 2-dimensionales Feld vieler Kopien der Masken-Ebene z. Überdeckung des gesamten Wafer
Masken-Ebene Stufe in der Material-Folge - Stufe der Grobaufteilung eines Prozeß
Masken-Generator Belichtungs-Gerät zur Erzeugung von Retikeln aus Layout

Masken-Programmierung auf vorfabrizierte mASIC-Wafer (z.B. Gate Arrays) werden als Personalisierung die Anwendung-spezifischen letzten Verdrahtungs-Ebenen hinzu fabriziert (beim Hersteller).
"Material" durch eine bestimmte Lithografie-Sequenz letztlich aufzubringendes Material (Diff, Poly, cut, Metall, ...)
Mbit Megabit (1 Million Bits)
Mbyte Megabyte (1 Million Bytes)
MCM multi chip module (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
MCM-C MCM, ceramic
MCM-D MCM, deposited
MCM-L MCM, laminated
medium scale integration (10 - 1000 Transistoren oder Gatter)
mega M, (Vorsilbe bei Einheiten) 10^6
MG module generator
mikro μ , (Vorsilbe bei Einheiten) 10^{-6}
Mikro-Computer mit integrierten Schaltungen realisierter Computer
Mikro-Prozessor als integrierte Schaltung realisierter Prozessor
milli m, (Vorsilbe bei Einheiten) 10^{-3}
MIMD multiple instruction single data stream (architecture)
MIMIC Micrometer and Millimeter Wave Integrated Circuits (0,5 Mrd. \$)
MIPS mega instructions per second
MIT Massachusetts Institute of Technology (Cambridge bei Boston), Spitzen-Universität in den USA
MITI Japanisches Ministerium für Internationalen Handel und Industrie (Minister for International Trade and Industry), bekannt als Koordinator umfassender gemeinsamer Forschungs- und Entwicklungs-Anstrengungen (Jargon: "Japan-AG") von Industrie, Instituten und Universitäten zur Eroberung von High-Tech-Weltmärkten.
MLB multi-layer board (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
MLB-SM surface-mount MLB
MLB-TH thru-hole MLB
MLC multilayer ceramic

MMST Microelectronics Manufacturing Science and Technology - Forschungsprogramm b. Texas Instruments, Ziel: Entwicklung v. Methoden f. Single-Wafer-Fab (s. d.)

MOL matrix-oriented logic (tiled logic)

MoM Map-oriented Machine, eine Xputer-Architektur (Kaiserslautern) [3] [4]

MOPs million operations per second

MoPL Map-oriented Programming Language (Kaiserslautern) [5]

MOS metal/oxid/semiconductor, (siehe auch: MOSFET)

MOSFET MOS-Feldeffekt-Transistor

MOSIS MOS Implementation Service, ARPA-finanzierter Broker- und Auftrags-Dienst zwecks unentgeltlicher Herstellung von Prototypen integrierter Schaltungen aus Lehre und Forschung an den US-Universitäten. Entwürfe etc. werden durch das ARPA-Netz elektronisch übertragen

MOS logic (siehe auch: MOSFET)

MPEG Moving Pictures Experts Group, Standardisierungs-Gremium für die Darstellung und (De-)Kompression von Daten bewegter Bilder

MSB most significant bit

MSI medium scale integration (10 - 1000 Transistoren oder Gatter)

MSW most significant word

MTBF mean time between failures

multi chip module (MCM) (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)

multi-layer board (MLB) (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)

multi-layer ceramic (MLC) (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)

Munch doppeltes Byte (16 Bits)

N

(n+)-Gebiet stark n-dotiertes Aktivgebiet

(n-)-Gebiet schwach n-dotiertes Aktivgeb.

Nachrichtentechnik frühere Bezeichnung des Lehrgebiet der elektrischen Kommunikationstechnik (Teil der Elektrotechnik)

nano n, (Vorsilbe bei Einheiten) 10^{-9}

Nano-Sekunde 10^{-9} Sekunden

NSF National Science Foundation (Washington, D.C.), Forschungs-Förderungs-

Agentur für Universitäten in den USA

Nibble halbes Byte (4 Bits)

NIH (not invented here) NIH-Effekt, vgl. Kästen "ASICs nur für Hardware-Leute?" a. S. 79 und "Zähe dicke Bretter" a. S. 59

nMOS n-Typ MOS

NOP no-operation

NP-vollständig (Begriff aus der Komplexitätstheorie)

ns Nano-Sekunde (10^{-9} Sekunden)

NTG Nachrichtentechnische Gesellschaft (früherer Name der ITG)

O

OCO open collector output

OEO open emitter output

ÖGI Österreichische Gesellschaft für Informatik

on-line design rule check Prüfung auf Einhaltung des Layout-Regeln während der Layout-Synthese (durch intelligenten Layout-Editor, der die inkorrekte Einfügung geometrischer Objekte verweigert)

OOD object-oriented design

OOP object-oriented programming

OPAMP Operational Amplifier (Operations-Verstärker)

OPS operations per second

OVR Operations-Verstärker

P

(p+)-Gebiet stark p-dotiertes Aktivgebiet

(p-)-Gebiet schwach p-dotiertes Aktivgeb.

packaging Gehäuse- u. Montagetechnik bei integrierten Schaltungen

PaDL Pattern Definition Language [Kaiserslautern]

PAL programmable array logic oder: programmable AND logic

Paradigma Satz von Grundregeln

PAOL programmable AND-OR logic

PARC Palo Alto Research Center (Xerox)

pASIC (programmable ASIC) s. rASIC.

Passiv-Matrix Lichtventil (s. dort) ohne TFTs

Pattern Definition Language [Kaiserslautern] höhere Sprache zur Beschreibung 2-dimensionalen Muster



- pattern generator** engl.: Masken-Generator
- PC** Warenzeichen der Fa. IBM, oft auch allgemeine Abkürzung f. "personal computer"
- PCB** printed circuit board
- PE** processing element
- PEEL** programmable electrically erasable logic
- Personalifizierung** (Re-)Programmierung einer Schaltung "ohne Eigenschaften" (nackte Schaltung): 1) bei Computern durch Maschinen-Kode, 2) bei Masken-programmierbaren ASICs.
- personalization** (engl.) s. Personalifizierung
- PIA** programmable interconnect array
- P/I** packaging / interconnect
- pico** p, (Vorsilbe bei Einheiten) 10^{-12}
- PID** programmable interconnect device
- PLA** programmable logic array
- PLCC** plastic chip carrier package
- PLD** programmable logic device
- PLE** programmable logic element
- PLIC** programmable logic IC
- PMCM** programmable MCM
- PLS** programmable logic sequencer
- PML** programmable macro logic
- pMOS** p-Typ MOS
- Poly** polykristallines Silizium; Material für Leiterbahnen und FET-Gates
- PQFP** plastic QFP
- Princeton-Maschine** Variante der von-Neumann-Maschine (siehe dort): gemeins. Speicher für programm und Daten
- printed circuit board** (PCB, PWB), gedruckte Schaltung, Leiterplatte (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
- Priorität** Entscheidungsfunktion nach linearer Rangfolge
- Programm** 1) *prozedural*: sequentielles Programm für einen Mikroprozessor oder anderen Computer; 2) *strukturell*: Konfigurations-Information für eine ASIC.
- Programm-Kode** s. Maschinen-Kode
- programmable MCM** (PMCM)
- programmable logic array** Masken-programmierbares Layout-Schema zur Realisierung von 2-Ebenen-Logik-Funktionen
- programmable logic device** siehe FPLD
- Programmierung** Personalifizierung: 1) *prozedural*: bei Mikroprozessoren (u. anderen Rechnern) durch laden des Arbeits-Speichers mit Maschinen-Kode, 2) *strukturell*: bei ASICs, a) bei mASICs durch *Masken-Programmierung* (s. dort), b) bei rASICs *elektrisch* (Konfigurations-Kode).
- PROM** programmable read-only memory
- prozedural** schrittweise, sequentiell
- prozedurale Programmierung** Computer-Programmierung d. Maschinen-Kode.
- prozeduraler Kode** s. Maschinen-Kode.
- Prozessor** Rechenwerk od. Operationswerk, das Daten empfangen und manipulieren und Ergebnisse ausgeben kann
- Prozeß-Resist** durch eine Lithografie-Sequenz auf dem Silizium aufgetragene Schablonen-Schicht für *selectively deposit* oder *selectively remove*
- Prozeß-Schritt** Stufe der Fein-Aufteilung des Prozeß, umfassend auch alle Schritte der Lithografie-Sequenzen
- PTH** print-through hole
- PWB** printed wiring board
- Q**
- qASIC** (quick ASIC) mASIC-Variante mit Technologie für schnelle Personalifizierung.
- QFP** quad flat package (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
- QR** decomposition: $A = Q \cdot R$ $Q =$ matrix with orthogonal columns
 $R =$ an upper triangular matrix
- QTAI** quick turn-around interconnection
- quad flat package** (QFP) extrem flaches rechteckiges Gehäuse für eine integrierte Schaltung; Anschlußreihen an allen 4 Seiten (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
- R**
- rALU** reconfigurable ALU
- RAM** random access memory (frei wählbarer Wort-Zugriff)
- rASIC** elektrisch (re-)konfigurierbare ASIC.
- Resist** s. Prozeß-Resist / Foto-Resist
- Retikel** Vorstufe zur Maske (10:1 oder 5:1) aus dem pattern generator
- RIA** regular iterative algorithm [Rao]



- RISC** reduced instruction set computer
- Ritz-Linien** zum Trennen des Wafer in einzelne Chips für die Diamant-Ritzung freigehaltene Streifen auf dem Wafer
- ROM** read-only memory, Speicher, dessen Dateninhalt bei d. Fertigung bestimmt wird
- round robin** zirkuläre Priorität, relativ zur letzten Zuweisung (end-around priority)
- RT** Register-Transfer
- RTP** rapid thermal processing - ermöglicht Beheizung einzelner Wafer (siehe auch Single-Wafer-Fab)
- RTL** resistor transistor logic
- S**
- SAC** single assignment code
- SAL** single assignment language
- SAP** systolic array processor
- SCDF** scheduled CDFG
- schedule** Zeitschritt-Plan
- scheduled** (ein Operator ist) eingeteilt
- scheduling** Zeitschritt-Planung
- SCP** single chip packaging (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
- scribe line** engl.: Ritz-Linie
- s.d.** siehe dort, schlage nach unter diesem Stichwort
- selectively deposit** selektives Auftragen v. Material gem. Masken-definiertem Resist
- selectively remove** selektives Entfernen v. Material gem. Masken-definiertem Resist
- SEMATECH** Semiconductor Manufacturing Technology, seit 1988 von der US-Regierung geförderter Zusammenschluß amerikanischer Halbleiterhersteller als Antwort a.d. Japanische Herausforderung
- semi programmable MCM (SP-MCM)**
- SFG** signal flow graph
- SI** shift invariance
- Signal-Verarbeitung (elektrische)**
Teilgebiet der Elektrotechnik, Technik der Umformung elektrischer Signale, z.B. durch elektrische Filter - digitale (s. a. DSV u. DSP) Signal-Verarbeitung unter Anwendung digitaltechnischer Methoden
- silicon valley** Jargon: Bezeichnung für das über Dutzende von Gemeinden sich erstreckende High-Tech-Industriegebiet um die Bucht von San Francisco (bay area); stimuliert durch die Spitzen-Universitäten Stanford und UCB (s. d.) durch enge Forschungskontakte und die Verfügbarkeit junger Absolventen mit neusten High-Tech-Qualifikationen. - auch allgemein Bezeichnung für High-Tech-Nachbarschaft mit Universität(en), Forschungsinstituten und (meist jungen) High-Tech-Firmen, Beispiele in/bei Boston, Grenoble, München, Sophia Antipolis.
- SIMD** single instruction multiple data stream (architecture)
- single assignment code** Programm, bei welchem jeder Variablen nur ein einziges Mal ein Wert zugewiesen wird
- Single-Wafer-Fab** In Entwicklung befindliche neuartige Fertigungstechnik für integrierte Schaltungen (bei Texas Instruments, soll billiger und flexibler fertigen als bisher) - Wafer werden einzeln in Vakuum-Transportkapseln durch den Prozeß transportiert (statt wie bisher in Chargen von 50 bis 200 Stück) - CIM-Verfahren ermögl. individuelle Behandlung einzelner Wafer
- skew** Scherung, Abweichungen (z. B. der Taktung) von der Gleichzeitigkeit durch ungleiche Signallaufzeiten)
- small scale integration** (≤ 10 Transistoren oder Gatter)
- SMT** surface mount technique (Begriff aus der Gehäuse- u. Montagetechnik bei ICs)
- SOI** scale of integration
- SOIC** small outline IC (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
- SOP** sum offset product
- SOP** small outline package (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
- SP-MCM** semi programmable MCM
- SPPD** signal processor packaging design
- sputter** Gerät zur Metall-Auftragung
- SQFP** shrink QFP
- SRAM** static RAM, statisches RAM (s.d.)
- SSI** small scale integration (≤ 10 Transistoren oder Gatter)
- SSOP** shrink SOP
- standard cell** (engl.) s. Standard-Zellen.



- standard circuit** s. Standard-Schaltung.
Standard-Schaltung IC nach Katalog
Standard-Zellen-IC Kunden-spezifische IC; automatische Verdrahtung von Bibliotheks-Zellen gleicher Höhe - kein pASIC.
statisches RAM Speicher-Chip mit dauerhafter Datenspeicherung (außer bei Abschaltung der Versorgungsspannung), im Gegensatz zum DRAM (siehe dort)
step-&repeat camera Spezialekamera mit Koordinatentisch zur 2-dimensional wiederholten Ablichtung eines Retikels zur Erzeugung einer Maske
storage (Daten-)Speicher
surface mount technology (SMT) (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
SWAP size, weight, and power
SWF Single-Wafer-Fab (siehe dort)
SYS³ *Systolic Synthesis System* (Kaiserslautern)
- T**
- TAB** tape-automated bonding (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
tally circuit Schaltung, die Werte aus einer unären in eine binär kodierte Darstellung übersetzt (s. Abschn. 20.3.4)
tally system Zahlensystem, das einen ganzzahligen nicht negativen Wert n durch eine entsprechende Anzahl n von Symbolen (beispielsweise "1"-Bits) darstellt
tally stick Kerbholz
tape-automated bonding (TAB) (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)
tera T, (Vorsilbe bei Einheiten) 10^{12}
terminal Ziel-Anschluß (Netz.-Knoten), an den nur eine einzige Datenquelle angeschlossen werden darf (Gegenteil: Bus)
TEP thin film on polyimide
TFT Thin Film Transistor, in Dünnschicht-Technik aufgetragene Transistor-Schaltungen, wichtig z. B. bei AMLCDs zur stromsparenden Ansteuerung
thickox engl. Abk.: Dickoxid (Isolierung)
thinox engl. Abk.: Dünnoxid
TI 1. time invariant; 2. Texas Instruments; 3. (studentisch:) Technische Informatik.
token (Wert-)Marke, Chip, Kerbe, ...
- tooling** Eingangs-EDV f. Konfigurationskode
TSOP thin SOP
TSSOP thin shrink SOP
TTL transistor transistor logic
- U**
- UCB** *University of California at Berkeley*, Spitzen-Universität in den USA; hochrangige Abteilung u. a.: EECS (Electrical Engineering and Computer Science)
ULM universal logic module
ULSI ultra large scale integration
ultra large scale integration ($\geq 500\ 000$ Transistoren oder Gatter)
unär (z. B. in: unärer Wert, im *tally system* dargestellter Wert)
universal logic module (ULM) 4-Bit LUT zur Realisierung logischer und arithmetischer Operationen in ALUs etc.
Universal-Schaltungen für eine sehr große Anzahl verschiedenartiger Anwendungen geeignete Schaltung; typisches Beispiel: Mikroprozessor (wegen seiner universell prozeduralen Programmierbarkeit durch das von-Neumann-Prinzip).
USIC user-specific integrated circuit
- V**
- vacuum tube** Elektronen-Röhre
VDE Verein Deutscher Elektrotechniker
VDMA Verband Deutscher Maschinenbau-Anstalten (zuständig auch für Computer und Büro-Maschinen)
very large scale integration ($>20\ 000$ Transistoren oder Gatter)
VHDL *VHSIC Hardware Description Language*, vom amerikanischen Verteidigungsministerium durchgesetzte Hardware-Beschreibungs-Sprache urspr. des VHSIC-Projekt; als Norm zuerst in den USA (IEEE standard), später weltweit (ISO)
VHSIC Very High Speed Integrated Circuits (1 Mrd. \$), Förderungs-Programm der USA für superschnelle Signalprozessoren
via Masken-Ebene: Kontaktloch zwischen 1. Metall und 2. Metall
VLSI very large scale integration ($>20\ 000$ Transistoren oder Gatter)

vNP von Neumann paradigm

Vollkondenshaltung vollständig nach Kunden-Spezifikation hergestellte integrierte Schaltung (Gegensatz: ASIC, siehe dort).

von Neumann, John, amerikanischer Mathematiker, in Ungarn geboren, hat als erster 1948 die Grundprinzipien des Computers, seiner Struktur, Realisierung, und Programmierung formal beschrieben (von Neumann ist nicht der Erfinder des Computers); zuvor war der Bau von Computern eher eine Kunst, jedoch weniger eine Wissenschaft.

von-Neumann-Engpaß für die von-Neumann-Maschine typischer Durchsatz-Engpaß, (1) gegeben durch die Wort-serielle Kommunikation zwischen Prozessor und Speicher (Bild 13.23), und dadurch (2), daß die ALU zu einer Zeit nur einen ihrer vielen Operatoren nutzen kann

von Neumann-Maschine Kontroll-prozedurale Prozessor-Grundstruktur m. RAM-Speicher, Befehlszähler, Multiplexer-basierter ALU, Speicherzugriffs-, logischen, arithmetischen, u. Verzweigungsbefehlen, zuerst durch von Neuman beschrieben

von Neumann-Paradigma Synonym für: Prinzipien der von-Neumann-Maschine

W

wafer Silizium-Scheibe zur gleichzeitigen Fertigung vieler Exemplare eines Chip

wafer scale integration (WSI) Technik integrierter Schaltungen, die einen ganzen (ungebrochenen) Wafer umfassen

word s. Wort

Wort in 1 Speicherzelle oder 1 Register speicherbarer Datenwert oder Bit-Vektor

WSI wafer scale integration (Begriff aus d. Gehäuse- u. Montagetechnik bei ICs)

X

XDP Xputer data-procedural paradigm

Xputer [3][4] Daten-prozedurales Maschinen-Paradigma, ähnlich dem (doch Kontroll-prozeduralen) von-Neumann-Paradigma, verwendet jedoch einen Daten-Zähler (anstelle des Befehlszählers n. von-Neumann) - nicht zu verwechseln m. d. *Datenfluß-Maschine*, nicht-prozedural arbeitend

Y

YACC weit verbreiteter Parser-Generator

YGK Y diagram by Gajski / Kuhn

YIF Yorktown Intermediate Format

YSM Yorktown simulation machine

Z

Zuteilung (engl.: allocation) Zuordnung v. FUs (Hardware-Ressourcen) zu Operatoren

ZVEI Zentralverband der Elektrotechnischen Industrie (zuständig auch für el. Bauelemente und integrierte Schaltungen)

Literatur

- [1] R. Hartenstein: Optische Ein- und Ausgabe, Bildschirmgeräte; in Band II von [2]
- [2] K. Steinbuch, W. Weber: Taschenbuch der Informatik; Springer-Verlag, 1974
- [3] R. Hartenstein et al.: Xputers: a new R&D area; Bericht, Universität Kaiserslautern 1990
- [4] R. Hartenstein et al.: A Novel ASIC Design Approach Based on a New Machine Paradigm; IEEE Journal of Solid-State Circuits, J-SSC 26, 7 (July 1991)
- [5] A. Ast, J. Becker, R. Hartenstein, R. Kress, H. Reinig, K. Schmidt: MoPL-3: A New High Level Xputer Programming Language; Proc. 3rd Int'l Workshop on Field-programmable Logic and Applications, Oxford, UK, Sept 1993